

Universidad de Costa Rica

Facultad de Ingeniería

Escuela de Ingeniería Eléctrica

IE0308 – Laboratorio Eléctrico I

II ciclo 2013

Anteproyecto

# Experimento

Nombre1, Carné1

Nombre2, Carné2

Grupo 02

Profesor:

15 de marzo de 2014

# Índice

<b>1. Objetivos</b>	<b>4</b>
1.1. Objetivo general . . . . .	4
1.2. Objetivos específicos . . . . .	4
<b>2. Nota teórica</b>	<b>5</b>
2.1. Título. . . . .	5
2.1.1. Subtítulo. . . . .	5
<b>3. Diseño</b>	<b>6</b>
3.1. Primera parte. . . . .	6
3.1.1. Diseño de... . . . .	6
<b>4. Lista de equipos</b>	<b>7</b>
<b>5. Lista de componentes</b>	<b>8</b>
<b>6. Procedimiento</b>	<b>9</b>
<b>A. Anexos</b>	<b>11</b>
A.1. Transistor 2N2222A . . . . .	11

## Índice de figuras

1.	Circuito de Prueba . . . . .	5
2.	Simulación de un... . . . .	6

## Índice de tablas

1.	Comparación entre un transistor un BJT y un FET. . . . .	5
2.	Lista de equipos . . . . .	7
3.	Lista de componentes . . . . .	8
4.	Datos máxima excursión . . . . .	9
5.	Barrido de Frecuencias . . . . .	9

# 1. Objetivos

## 1.1. Objetivo general

Objetivo descrito en la Guía del Experimento.

## 1.2. Objetivos específicos

- Objetivos específicos propuestos por los estudiantes.
- Son exhaustivos y basados en la nota teórica, el procedimiento y los resultados esperados del experimento.

## 2. Nota teórica

### 2.1. Título.

#### 2.1.1. Subtítulo.

Debe incluir todas las justificaciones teóricas que el diseño propuesto amerite, además de las investigaciones propuestas en el enunciado de cada experimento. Se debe hacer referencia a las citas y figuras incluidas, según las fuentes bibliográficas utilizadas.

Las imágenes deben hacerse referencia como Figura 1 o Figura 2, etc. Ejemplo: “Tal y como se muestra en la Figura 1, hay una relación lineal entre la tensión y la corriente eléctrica”. No deben hacerse referencias del tipo “En la siguiente figura” o “Como se vio en la figura anterior” porque esto puede ser un problema si se cambia el orden del documento o la posición de las figuras. Para esto se utiliza el label de la imagen con el comando ref. Además se hace una referencia bibliografica con el comando cite.

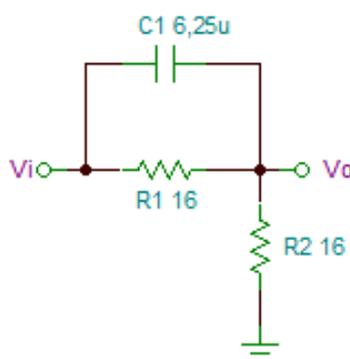


Figura 1: Circuito de Prueba  
[Boylestad, 1998]

La tabla 1 es un ejemplo de como se elabora una tabla, además se puede usar el label para referenciar las tablas al igual que las imagenes.

Tabla 1: Comparación entre un transistor un BJT y un FET.

Características	BJT	FET
Impedancia de entrada	Baja	Muy Alta

Las ecuaciones se deben enumerar, equation hace esto automaticamente, se puede usar el label para referenciar las ecuaciones al igual que las imagenes. Como se muestra en la ecuación 1.

$$\beta = \frac{I_C}{I_B} \quad (1)$$

Hay muchas formas de definir ecuaciones y argumentos en modelo matemático, en internet hay muchas referencias de como usar todas las variaciones.

## 3. Diseño

### 3.1. Primera parte.

#### 3.1.1. Diseño de...

Debe incluir los puntos de diseño propuestos en la hoja de experimentos y aquellos que el estudiante considere necesarios, con los cálculos, observaciones y recomendaciones pertinentes. Además debe incluir los circuitos esquemáticos y simulaciones que justifiquen el diseño propuesto. Algunos cálculos necesarios pueden incluirse en los Anexos si son muy grandes para esta sección.

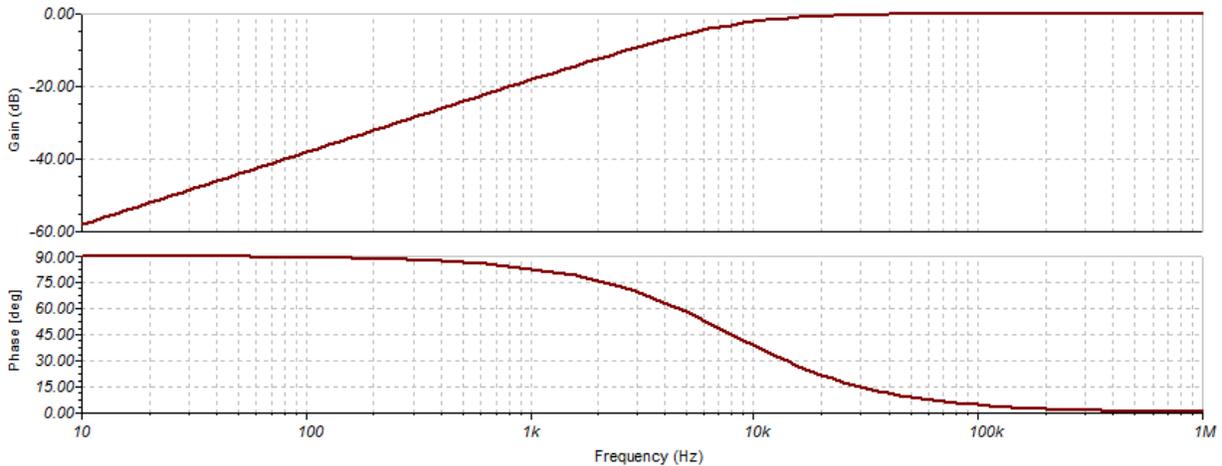


Figura 2: Simulación de un...

## 4. Lista de equipos

La lista de equipos utilizados en el experimento se muestra en la Tabla 2.

Tabla 2: Lista de equipos

Equipo	Sesión 1			Sesión 2		
	Marca	Modelo	Placa	Marca	Modelo	Placa
Fuente DC						
Osciloscopio digital						
Generador de señales						
Medidor Multifunción						
Protoboard						

## 5. Lista de componentes

La lista de componentes utilizados en el experimento se muestra en la Tabla 3.

Tabla 3: Lista de componentes

Componente	Sigla	Valor nominal	Valor medido	Tolerancia	Potencia
Resistor cerámico	R1	1 k $\Omega$			0,25 W
Potenciómetro	Rp	5 k $\Omega$			2 W
Capacitor electrolítico	C11	150 $\mu$ F		-	-
Capacitor cerámico	C	100 nF		-	-
Diodo	1N4148				500 mW
Transistor BJT	2N2222A				1000 mW

## 6. Procedimiento

Este es un ejemplo de como debe verse un procedimiento, sea extenso y recuerde incluir todos los pasos necesarios para obtener los resultados que se esperan.

- Encuentre la ganancia de corriente  $\beta$  del transistor BJT, así como la corriente de saturación  $I_{DSS}$  y la tensión de compuerta-fuente de apagado  $V_p$  del transistor JFET.
  - $\beta$  se calcula experimentalmente conectando el transistor en el modo emisor común y realizando mediciones de las corrientes de colector y de base, y con estas buscar su valor mediante la ecuación 1.

Al finalizar esta sección se tendrán 4 capturas.

- Determine la máxima excursión y el punto de operación de cada circuito. Compare los puntos de operación obtenidos con los diseñados.

La máxima excursión se da cuando la corriente de colector sea la mitad de su valor máximo.

Tabla 4: Datos máxima excursión

Diseño	Máxima excursión	Punto de operación
Amplificador con FET		
Amplificador con BJT		

- Realice un barrido de frecuencias. Tome 10 medidas por década, desde 1 Hz hasta 100 kHz (50 puntos en total) y construya la gráfica de ganancia contra frecuencia. Determine las frecuencias de corte y el ancho de banda del circuito.

Tabla 5: Barrido de Frecuencias

Frecuencia	Ganancia
1 Hz	
...	
100 Hz	
...	
1 kHz	
...	
10 kHz	
...	
100 kHz	
...	

La frecuencia de corte se calcula cuando la ganancia es 0,707. El ancho de banda es la diferencia entre las frecuencias de corte en alto y en bajo, se calcula con el osciloscopio.

El formato recomendado para la bibliografía es el APA. El siguiente es un ejemplo:

## Referencias

[Apuntes, 2008] <http://www.apuntesdeelectronica.com/componentes/transistor-igbt.htm> consultado el 12/05/2013.

[Boylestad, 1998] Robert L. Boylestad, Louis Nashelsky (1998). *Electronic Devices and Circuit Theory*. New Jersey: Pearson Prentice Hall, 7th Edition.

## **A. Anexos**

Incluye información de las hojas del fabricante de los componentes a utilizar o cualquier otra información que se considere necesaria.

La siguiente es una forma de como adjuntar páginas de PDFs con las hojas de fabricante, pero hay muchas formas de como adjuntar los anexos que se consideren necesarios.

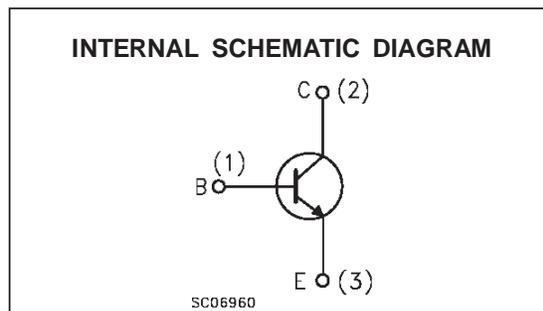
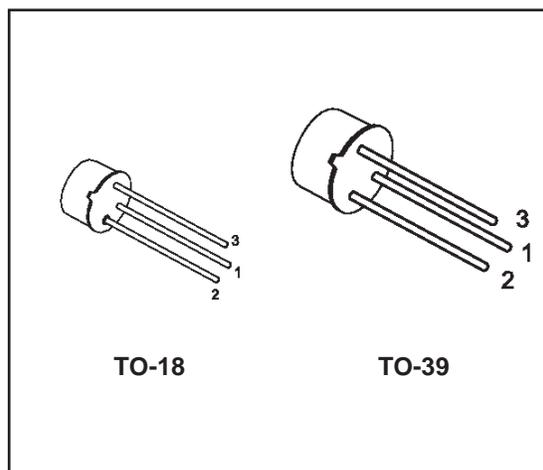
### **A.1. Transistor 2N2222A**

## HIGH SPEED SWITCHES

### DESCRIPTION

The 2N2219A and 2N2222A are silicon planar epitaxial NPN transistors in Jedec TO-39 (for 2N2219A) and in Jedec TO-18 (for 2N2222A) metal case. They are designed for high speed switching application at collector current up to 500mA, and feature useful current gain over a wide range of collector current, low leakage currents and low saturation voltage.

 2N2219A approved to CECC 50002-100,  
 2N2222A approved to CECC 50002-101  
 available on request.



### ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
$V_{CBO}$	Collector-Base Voltage ( $I_E = 0$ )	75	V
$V_{CEO}$	Collector-Emitter Voltage ( $I_B = 0$ )	40	V
$V_{EBO}$	Emitter-Base Voltage ( $I_C = 0$ )	6	V
$I_C$	Collector Current	0.8	A
$P_{tot}$	Total Dissipation at $T_{amb} \leq 25\text{ }^\circ\text{C}$ for <b>2N2219A</b> for <b>2N2222A</b> at $T_{case} \leq 25\text{ }^\circ\text{C}$ for <b>2N2219A</b> for <b>2N2222A</b>	0.8	W
		0.5	W
		3	W
		1.8	W
$T_{stg}$	Storage Temperature	-65 to 200	$^\circ\text{C}$
$T_j$	Max. Operating Junction Temperature	175	$^\circ\text{C}$

**THERMAL DATA**

		TO-39	TO-18	
R <sub>thj-case</sub>	Thermal Resistance Junction-Case	Max 50	83.3	°C/W
R <sub>thj-amb</sub>	Thermal Resistance Junction-Ambient	Max 187.5	300	°C/W

**ELECTRICAL CHARACTERISTICS** (T<sub>case</sub> = 25 °C unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I <sub>CBO</sub>	Collector Cut-off Current (I <sub>E</sub> = 0)	V <sub>CB</sub> = 60 V V <sub>CB</sub> = 60 V T <sub>case</sub> = 150 °C			10 10	nA μA
I <sub>CEX</sub>	Collector Cut-off Current (V <sub>BE</sub> = -3V)	V <sub>CE</sub> = 60 V			10	nA
I <sub>BEX</sub>	Base Cut-off Current (V <sub>BE</sub> = -3V)	V <sub>CE</sub> = 60 V			20	nA
I <sub>EBO</sub>	Emitter Cut-off Current (I <sub>C</sub> = 0)	V <sub>EB</sub> = 3 V			10	nA
V <sub>(BR)CBO</sub> *	Collector-Base Breakdown Voltage (I <sub>E</sub> = 0)	I <sub>C</sub> = 10 μA	75			V
V <sub>(BR)CEO</sub> *	Collector-Emitter Breakdown Voltage (I <sub>B</sub> = 0)	I <sub>C</sub> = 10 mA	40			V
V <sub>(BR)EBO</sub> *	Emitter-Base Breakdown Voltage (I <sub>C</sub> = 0)	I <sub>E</sub> = 10 μA	6			V
V <sub>CE(sat)</sub> *	Collector-Emitter Saturation Voltage	I <sub>C</sub> = 150 mA I <sub>B</sub> = 15 mA I <sub>C</sub> = 500 mA I <sub>B</sub> = 50 mA			0.3 1	V V
V <sub>BE(sat)</sub> *	Base-Emitter Saturation Voltage	I <sub>C</sub> = 150 mA I <sub>B</sub> = 15 mA I <sub>C</sub> = 500 mA I <sub>B</sub> = 50 mA	0.6		1.2 2	V V
h <sub>FE</sub> *	DC Current Gain	I <sub>C</sub> = 0.1 mA V <sub>CE</sub> = 10 V I <sub>C</sub> = 1 mA V <sub>CE</sub> = 10 V I <sub>C</sub> = 10 mA V <sub>CE</sub> = 10 V I <sub>C</sub> = 150 mA V <sub>CE</sub> = 10 V I <sub>C</sub> = 500 mA V <sub>CE</sub> = 10 V I <sub>C</sub> = 150 mA V <sub>CE</sub> = 1 V I <sub>C</sub> = 10 mA V <sub>CE</sub> = 10 V T <sub>amb</sub> = -55 °C	35 50 75 100 40 50 35		300	
h <sub>fe</sub> *	Small Signal Current Gain	I <sub>C</sub> = 1 mA V <sub>CE</sub> = 10 V f = 1KHz I <sub>C</sub> = 10 mA V <sub>CE</sub> = 10 V f = 1KHz	50 75		300 375	
f <sub>T</sub>	Transition Frequency	I <sub>C</sub> = 20 mA V <sub>CE</sub> = 20 V f = 100 MHz	300			MHz
C <sub>EBO</sub>	Emitter Base Capacitance	I <sub>C</sub> = 0 V <sub>EB</sub> = 0.5 V f = 100KHz			25	pF
C <sub>CBO</sub>	Collector Base Capacitance	I <sub>E</sub> = 0 V <sub>CB</sub> = 10 V f = 100 KHz			8	pF
Re(hie)	Real Part of Input Impedance	I <sub>C</sub> = 20 mA V <sub>CE</sub> = 20 V f = 300MHz			60	Ω

\* Pulsed: Pulse duration = 300 μs, duty cycle ≤ 1 %

## ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
NF	Noise Figure	$I_C = 0.1 \text{ mA}$ $V_{CE} = 10 \text{ V}$ $f = 1 \text{ KHz}$ $R_g = 1 \text{ K}\Omega$		4		dB
$h_{ie}$	Input Impedance	$I_C = 1 \text{ mA}$ $V_{CE} = 10 \text{ V}$ $I_C = 10 \text{ mA}$ $V_{CE} = 10 \text{ V}$	2 0.25		8 1.25	$\text{k}\Omega$ $\text{k}\Omega$
$h_{re}$	Reverse Voltage Ratio	$I_C = 1 \text{ mA}$ $V_{CE} = 10 \text{ V}$ $I_C = 10 \text{ mA}$ $V_{CE} = 10 \text{ V}$			8 4	$10^{-4}$ $10^{-4}$
$h_{oe}$	Output Admittance	$I_C = 1 \text{ mA}$ $V_{CE} = 10 \text{ V}$ $I_C = 10 \text{ mA}$ $V_{CE} = 10 \text{ V}$	5 25		35 200	$\mu\text{S}$ $\mu\text{S}$
$t_d^{**}$	Delay Time	$V_{CC} = 30 \text{ V}$ $I_C = 150 \text{ mA}$ $I_{B1} = 15 \text{ mA}$ $V_{BB} = -0.5 \text{ V}$			10	ns
$t_r^{**}$	Rise Time	$V_{CC} = 30 \text{ V}$ $I_C = 150 \text{ mA}$ $I_{B1} = 15 \text{ mA}$ $V_{BB} = -0.5 \text{ V}$			25	ns
$t_s^{**}$	Storage Time	$V_{CC} = 30 \text{ V}$ $I_C = 150 \text{ mA}$ $I_{B1} = -I_{B2} = 15 \text{ mA}$			225	ns
$t_f^{**}$	Fall Time	$V_{CC} = 30 \text{ V}$ $I_C = 150 \text{ mA}$ $I_{B1} = -I_{B2} = 15 \text{ mA}$			60	ns
$r_{bb'}$ , $C_{b'c}$	Feedback Time Constant	$I_C = 20 \text{ mA}$ $V_{CE} = 20 \text{ V}$ $f = 31.8 \text{ MHz}$			150	ps

\* Pulsed: Pulse duration = 300  $\mu\text{s}$ , duty cycle  $\leq 1\%$ 

\*\* See test circuit